



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08306701 A**(43) Date of publication of application: **22.11.96**

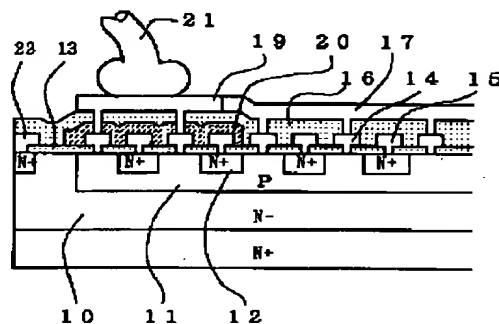
(51) Int. Cl.

H01L 21/331
H01L 29/73
(21) Application number: **07104420**(22) Date of filing: **27.04.95**(71) Applicant: **SANYO ELECTRIC CO LTD**
(72) Inventor: **OMUKAE TAKESHI**
AKIBA TAKASHI
YOSHII SHIGERU
(54) **SEMICONDUCTOR DEVICE**

(57) Abstract:

PURPOSE: To provide a semiconductor device which is protected against dielectric breakdown by providing a second insulation film selectively beneath a bonding pad while preventing a wafer from warping.

CONSTITUTION: A base region 11 and an emitter region 12 are formed on the surface of a substrate 10 in order to fabricate an NPN transistor and then first base electrode and emitter electrode are formed. Subsequently, a second silicon oxide 20 is deposited selectively at a part for forming a pad. Thereafter, a first silicon nitride 16 is deposited on the entire surface and second base electrode and emitter electrodes are formed on the nitride 16. Finally, a bonding pad 19 is formed on the second silicon oxide 20.



COPYRIGHT: (C)1996,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-306701

(43) 公開日 平成8年(1996)11月22日

(51) Int.Cl.⁸

H01L 21/331
29/73

識別記号

庁内整理番号

F I

H01L 29/72

技術表示箇所

審査請求 未請求 請求項の数3 O L (全5頁)

(21) 出願番号

特願平7-104420

(22) 出願日

平成7年(1995)4月27日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 大迎 毅

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72) 発明者 秋庭 隆史

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72) 発明者 吉井 茂

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

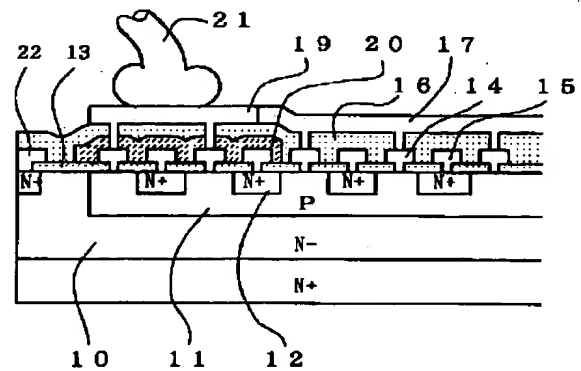
(74) 代理人 弁理士 岡田 敬

(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】 ボンディングパッド下部に選択的に第2の絶縁膜を設けることにより絶縁は開を防止すると共にウェハのそりを防止する。

【構成】 基板10表面ベース領域11とエミッタ領域12を形成してNPNトランジスタとし、第1のベース電極と第1のエミッタ電極を形成する。パッド予定部分に選択的に第2のシリコン窒化膜20を形成する。全面に第1のシリコン窒化膜16を形成し、その上に第2のベース電極と第2のエミッタ電極を形成する。第2のシリコン窒化膜20上にボンディングパッド19を形成する。



11 ベース領域

12 エミッタ領域

14 第1のベース電極

15 第1のエミッタ電極

16 第1のシリコン窒化膜

19 ボンディングパッド

20 第2のシリコン窒化膜

【特許請求の範囲】

【請求項 1】 一導電型の半導体層の表面に形成した逆導電型のベース領域と、

前記ベース領域の表面に格子型または島状に形成され、多数の単位セルを形成する一導電型のエミッタ領域と、前記ベース領域の表面にコンタクトする第 1 層目のベース電極と、

前記エミッタ領域の表面にコンタクトする第 1 層目のエミッタ領域と、

前記第 1 層目のベース電極とエミッタ電極を被覆する層間絶縁膜と、

前記層間絶縁膜の上を櫛歯状に延在し、前記層間絶縁膜に形成したスルーホールを通して前記第 1 層目のベース電極と接続する、第 2 層目のベース電極と、

前記層間絶縁膜の上を櫛歯状に延在し、前記層間絶縁膜に形成したスルーホールを通して前記第 1 層目のエミッタ電極と接続する、第 2 層目のエミッタ電極と、

前記第 2 層目のベース電極に連続し拡張された、その下の前記第 1 層目のエミッタ電極とは層間絶縁されるベースボンディングパッドと、

前記第 2 層目のエミッタ電極に連続し拡張された、その下の前記第 1 層目のベース電極とは層間絶縁されるエミッタボンディングパッドと、

前記ベース及びエミッタボンディングパッドの下部に部分的に形成した、ボンディングパッド下部の層間絶縁膜の膜厚を増大する第 2 の層間絶縁膜を具備することを特徴とする半導体装置。

【請求項 2】 前記第 1 と第 2 の層間絶縁膜がシリコン窒化膜であることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 前記第 2 の層間絶縁膜が前記層間絶縁膜と前記第 1 層目のベースおよびエミッタ電極との間に位置することを特徴とする請求項 1 記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、多層電極構造によりボンディングパッドを単位セル上に配置した半導体装置の、絶縁不良防止に関する。

【0002】

【従来の技術】 エミッタ周辺長を長大化してトランジスタの大電流化を図る為にエミッタ領域を格子状又は島状に形成して複数の単位セルとし、該単位セルを電極で並列接続したものが知られている。また、外部接続用のボンディングパッドを 1 層目の電極で構成するとパッド面積分のセルが無効になるので、多層電極構造を利用してボンディングパッドを 2 層目の電極で形成することにより、パッドの下部にもセルを配置して小面積大電流のトランジスタを構成したものが知られている。

【0003】 図 5 を用いてこの構造を説明すると、N 型半導体層 1 をコレクタとして表面に P 型ベース領域 2 を

形成し、ベース領域 2 の表面に格子型の N+エミッタ領域 3 を具備する。酸化膜 4 に形成したコンタクトホールを通して 1 層目電極層によるベース電極 5 とエミッタ電極 6 とが各々の拡散領域にコンタクトし、電極 5、6 の上をシリコン窒化膜からなる層間絶縁膜 7 が被覆する。層間絶縁膜 7 に形成したスルーホールを介して、層間絶縁膜 7 上を延在する図示せぬ 2 層目の櫛歯状のベース、エミッタ電極が 1 層目の電極を各々共通接続し、そしてセル上の層間絶縁膜 7 の上に 2 層目電極を拡張してボンディングパッド 8 とするものである。（例えば、特開昭 64-22062 号公報）

【0004】

【発明が解決しようとする課題】 トランジスタの大電流化を押し進めると、ボンディングパッド 8 に接続するワイヤの電流容量も増大する必要がある、近年は数十 A ものエミッタ電流を流すために、直径 40 μ 以上の大径ワイヤが必要になることも珍しくなくなってきた。ワイヤの直径が大きくなれば、それをワイヤボンディング時に与える機械的応力によって層間絶縁膜 7 にクラックが生じ、ボンディングパッド 8 とその下の 1 層目電極とが短絡して、ベース・エミッタ間の短絡事故が多発する欠点があった。

【0005】 この欠点を単純に解決するためには、層間絶縁膜 7 の膜厚を増大すればよい。ところが、シリコン窒化膜はボンディング時の超音波エネルギーに耐える為の適度な硬度を有する一方、熱膨張係数の差が大であることからシリコン基板に与える機械的応力が大であり、ウェハに大きなそりを発生させるという問題がある。例えば、層間絶縁膜としてシリコン窒化膜を 3.0 μ 以上積層すると、ウェハのそりが 500 μ 以上にもなり、後の組立工程に大きな障害となる。

【0006】

【課題を解決するための手段】 本発明は上記従来の欠点に鑑み成されたもので、ボンディングパッドの下部に、部分的に第 2 の層間絶縁膜を配置することにより、ウェハのそりを防止しつつワイヤボンディングに伴う層間絶縁破壊の発生を防止できる半導体装置を提供するものである。

【0007】

【作用】 本発明に依れば、ボンディングパッドの下部が第 2 の層間絶縁膜によって膜圧が大になっているので、ワイヤボンディングの超音波エネルギーに耐えることができる。一方第 2 の層間絶縁膜はチップ全表面を覆うものではないので、ウェハに与える応力が小で済む。

【0008】

【実施例】 以下に本発明の 1 実施例を図面を参照しながら詳細に説明する。図 1 は半導体装置を示す断面図、図 2 はベースのボンディングパッド部分を示す平面図で、図 2 の AA 線断面図が図 1 である。図 1 と図 2 を参

照して、裏面にN+型層を有するN型半導体基板10の表面にP型のベース領域11を選択拡散により形成し、その表面にN+型のエミッタ領域12を同じく選択拡散により形成する。

【0009】エミッタ領域12の形状は大別して格子型と島型とに分類されるが、ここでは格子型を例に取る。格子型の場合は、格子の目の部分にベース領域11の表面が島状に露出し(図2図示11a)、該島状のベース領域11aが縦横に規則的に配置される。1個の島状ベース領域11aを囲むエミッタ領域12を単位セルとする。

【0010】基板10の表面はシリコン酸化膜13が被覆し、シリコン酸化膜13に形成したコンタクトホールを介して1層目の電極からなる第1のベース電極14と第1のエミッタ電極15が各々の拡散領域にオーミックコンタクトする。第1のベース電極14は各々が点在するように島状ベース領域11aの表面にコンタクトし、第1のエミッタ電極15は格子状のパターンに沿うよう延在し且つ格子状に形成したコンタクトホールを介してエミッタ領域12のほぼ全表面とコンタクトする。

【0011】前記第1層目の電極の上は膜厚2.0 μ mの第1のシリコン窒化膜16が被覆し、第1のシリコン窒化膜16に形成したスルーホールを介して第2層目の電極からなる第2のベース電極17と第2のエミッタ電極18(図2に図示する)が各々第1のベース電極14と第1のエミッタ電極15にコンタクトする。第2のベース電極17と第2のエミッタ電極18は第1のシリコン窒化膜16上を櫛歯状に延在し、互いの櫛歯が相対向するように平行に延在する。第2のベース電極17は点状の第1のベース電極14の直上に設けたスルーホールを介して第1のベース電極14を共通接続する。第2のエミッタ電極18は格子形状の網の交差部分に点状の第1のエミッタ電極15を会して第1のエミッタ電極15とコンタクトする。

【0012】第2のベース電極17と第2のエミッタ電極18は第1のシリコン窒化膜16上で拡張されて1辺が100 μ m程度の矩形のボンディングパッド19を構成し、櫛歯電極の櫛は全て各々のボンディングパッド19に接続されている。図1はベースのボンディングパッドを示しているため、その下部の第1のベース電極14にもコンタクトしている。

【0013】そして、ボンディングパッド19を配置する領域に、ボンディングパッドよりやや大きい範囲で、ボンディングパッド19と第1のエミッタ電極15との間に膜厚1.5 μ mの第2のシリコン窒化膜20を形成する。ベースボンディングパッドであれば第2のシリコン窒化膜20は第1のエミッタ電極15の上を少なくとも被覆する必要がある、エミッタボンディングパッドであれば、第1のベース電極14の上を少なくとも被覆する必要がある。第2のシリコン窒化膜20が第1のシリコ

ン窒化膜16の上に位置しても良いが、第2のシリコン窒化膜20をパターニングすると同時に下地になる第1のシリコン窒化膜16がエッチングされると言う不具合を避けるために、第2のシリコン窒化膜20が下に位置する方が製造工程上優利である。下地の絶縁膜と選択性のある絶縁膜を用いるならばこの限りでない。

【0014】第2層目の電極はファイナルパッシベーション皮膜で被覆されるか、または第2層目の電極が最終となり直接モールドされる。そして、基板10をリードフレーム上にダイボンドし、パッド19とリードとをワイヤ21でワイヤボンディングすることにより接続し、樹脂モールドされる。ワイヤは直径40 μ m以上の金線で、超音波熱圧着法によりボンディングする。

【0015】図3はチップ全体の拡散層と第1層目の電極層のみを示した平面図、図4は同じく拡散層と第2の層間絶縁膜のみを示した平面図、図5は同じく拡散層と第2層目の電極層のみを示した平面図である。図3において、各拡散領域の形成後、表面を被覆する酸化膜13にコンタクトホールを形成し、全面にアルミ材料を堆積しこれをパターニングすることで第1のベース電極14と第1のエミッタ電極15を形成する。第1のベース電極14は島状ベース領域11aの各々に配置すると共に、エミッタ領域12を囲む環状ベース電極14bを具備し、さらにエミッタパッド予定部分にはエミッタパッド下部に潜り込ませるようなストライプ状ベース電極14bを具備する。第1のエミッタ電極15は格子状のエミッタ領域12に沿って格子状に延在する。22はフィールド電極である。

【0016】図4を参照して、全面にプラズマCVD法によってシリコン窒化膜を堆積し、これをパターニングすることにより第2のシリコン窒化膜20を形成する。ベースパッドの部分では、ベースパッドと第1のベース電極14とがコンタクトするためのスルーホール23も同時に形成する。エミッタパッドの部分では、環状及びストライプ状ベース電極14a、14bを被覆するように形成する。その後、再度プラズマCVD法によって第1のシリコン窒化膜16を堆積し、層間接続用のスルーホールを形成する(図示せず)。

【0017】図5を参照して、全面にアルミ材料を堆積しパターニングすることで第2のベース電極17、第2のエミッタ電極18、そしてベースボンディングパッド19aとエミッタボンディングパッド19bを形成する。第2のベース電極17と第2のエミッタ電極18は各々第1のベース電極14と第1のエミッタ電極15を共通接続して、前記単位セルを全て並列接続する。各ボンディングパッド19a、19bはスルーホールを介して下部の各々に対応する第1層目の電極と接続する。エミッタボンディングパッド19bの下部では、第2のベース電極17に接続されたストライプ状ベース電極14bが単位セルにベースバイアスを供給する。

5

【0018】以上に説明した本発明の半導体装置は、ボンディングパッド19a、19bの下部に第2のシリコン窒化膜20を形成したので、層間絶縁膜の膜圧が増大し、ワイヤボンディング時のエネルギーにも十分に耐えることができる。従ってクラック等による層間絶縁破壊を未然に防止することができる。また、チップ全面に形成しないので、ウェハのそりを小さく抑えることができる。さらに、部分的に形成すればウェハのそりの問題が無くなるので、ボンディングパッド下部の絶縁膜として硬度的に好適なシリコン窒化膜を用いることができるので、信頼性の高い半導体装置を提供できるものである。

【0019】尚、上記実施例は格子型エミッタについて述べてきたが島状エミッタでも適用が可能である。この場合は、ベース領域が格子型に露出することになる。

【0020】

【発明の効果】以上に説明した通り、本発明によればワイヤボンディング時のエネルギーによる絶縁は開を未然に防止できるという利点を有する。従って直径の大きなワイヤを用いることができ、電流容量を増すためにワイヤを複数本ボンディングする手法に比べ、ワイヤ本数を

6

少なくできるのでコスト的、信頼性の点で優利である利点を有する。

【0021】また、部分的に形成することでウェハのそりを200 μ 以下程度に抑えることができ、組立工程における障害を排除できる利点を有する。更にまた、ウェハのそりが無いので、ボンディングパッド下部をシリコン窒化膜で構成することができる利点を有する。このことは、シリコン酸化膜などを用いた場合に比べて、低温形成できるからアルミ素材に余計な熱処理を与えることなく、しかも硬度的に固い素材であるのでワイヤボンディングの衝撃に十分耐えられるものである。

【図面の簡単な説明】

【図1】本発明を説明するための断面図である。

【図2】本発明を説明するための平面図である。

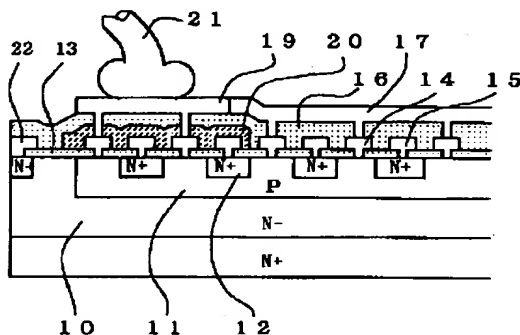
【図3】拡散層と第1層目の電極を示す平面図である。

【図4】拡散層と第2のシリコン窒化膜を示す平面図である。

【図5】拡散層と第2の電極を示す平面図である。

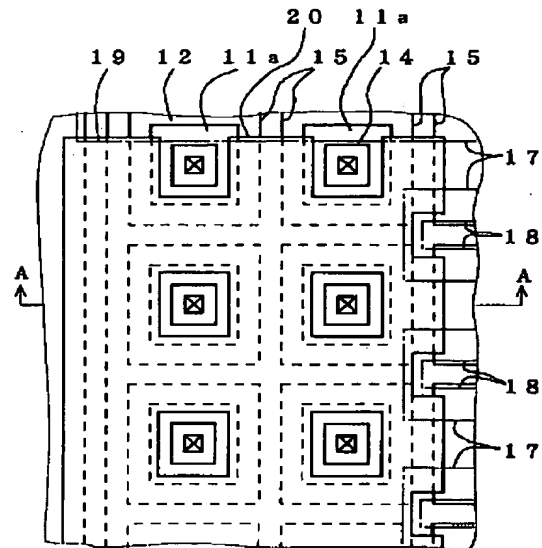
【図6】従来例を説明する為の断面図である。

【図1】

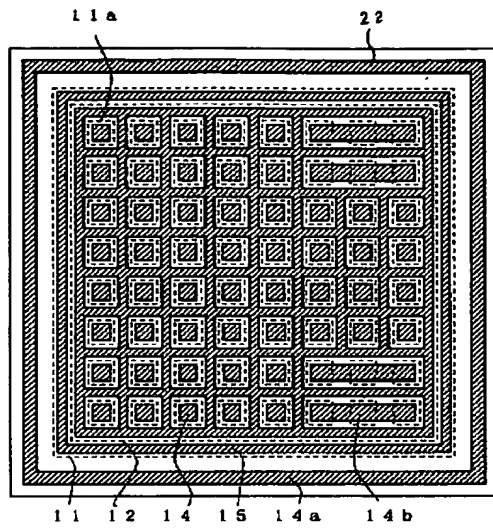


- 11 ベース領域
- 12 エミッタ領域
- 14 第1のベース電極
- 15 第1のエミッタ電極
- 16 第1のシリコン窒化膜
- 19 ボンディングパッド
- 20 第2のシリコン窒化膜

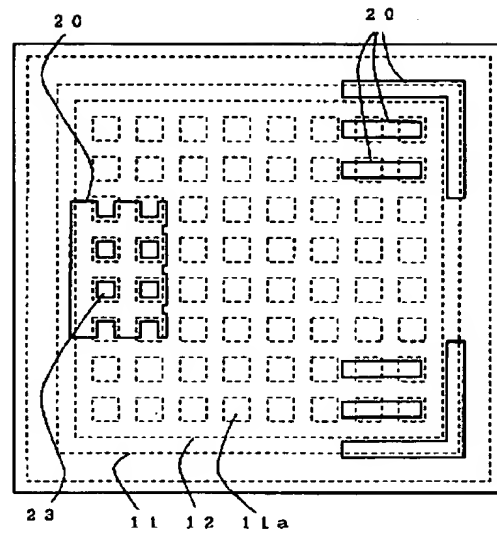
【図2】



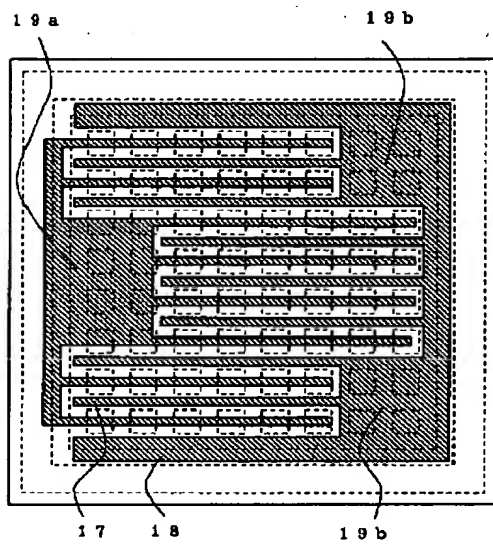
【図 3】



【図 4】



【図 5】



【図 6】

